

Partial translation of JP8-70330A: paragraphs 0021-0046 (pages 3-6), and Fig. 4 (page 8)

[0021]

Further, using a Wavelets conversion means having a non-constant bandwidth passing characteristic, it becomes possible to allocate carriers of narrow bandwidth to information of high-level importance, and carriers of wide bandwidth to information of low-level importance. As a result, efficient signal transmission can be realized, and also, it is unnecessary to execute block synchronization.

[0022]

[Exemplary embodiment]

The exemplary embodiment of the present invention will be described in the following with reference to the drawings.

[0023]

Fig. 1 shows the configuration of the transmitting side and receiving side in the first exemplary embodiment of the present invention.

[0024]

As shown in Fig. 1 (a), at the transmitting side, same as in the prior art shown in Fig. 11, the transmission information data of 1 block (block length) M is converted to parallel by serial/parallel converter 30, and each data is modulated (e.g. PSK, QAM) by each modulator 11, and the transmission signal block is produced by inverse discrete Fourier transformer (IDFT) 12. IDFT 12 produces a signal synthesized with M pieces of carriers arranged at equal frequency intervals in order to change a

signal on frequency axis to a signal on time axis. The transmission signal block is converted to an analog signal by D/A converter 13, and unnecessary frequency component is eliminated by filter 14. And, it is converted and amplified by amplifier 15 to radio frequency band, and then, the signal is transmitted from the antenna.

[0025]

As shown in Fig. 1 (b), the radio signal received at the receiving side is converted and amplified to a base band by amplifier 16, and unnecessary frequency component is eliminated by filter 17. After that, it is converted to a digital signal by A/D converter 18. Further, the digital signal is decomposed every block at equal frequency intervals by discrete Fourier transformer (DFT) 19, and each signal is demodulated by each demodulator 20. And, the signal is reproduced as received information data by means of parallel/serial converter 21.

[0026]

DFT 19 is required to have a timing signal for executing block processing to divide the signal into blocks. Therefore, A/D conversion signal is inputted to Wavelets converter 22, and a timing signal is obtained from the output. Wavelets conversion is employed in the field of signal processing or signal analysis, and for example, the technology is mentioned in the document (O. Rioui and M. Vetterli: "Wavelets and Signal Processing", IEEE SP Magazine, pp. 14-38, Oct. 1991).

[0027]

The configuration of a four-division orthogonal Wavelets converter 22 which executes such Wavelets conversion is shown in Fig. 2. As shown

in the figure, in orthogonal Wavelets converter 22, input signal  $x$  is inputted to high-pass filter (HPF) 201 and low-pass filter (LPF) 202, and the signal is divided into two bands. Further, the signal is alternately thinned out by sampling circuits 203, 204 to be sampled down to  $1/2$ . The output from the high frequency side is inputted to HPF 205 and LPF 206 again, and also down-sampled to  $1/2$  by sampling circuits 207, 208. After that, same processing as mentioned above is executed by HPF 209, LPF 210, and sampling circuits 211, 212. In the example of Fig. 2, consequently, as shown in Fig. 3, band division at octave intervals of 1:1:2:4 ratio is realized in a range from the low band toward the high band. In this case, outputs  $X_0, X_1, X_2, X_3$  shown in Fig. 2, as viewed from input  $x$ , can be considered to be the result of filtering operation for down-sampling to  $1/8, 1/4, 1/2, 1/2$ , respectively, and the result of processing input  $x$  by passing it through parallel-arranged filters whose impulse response is 1:2:4:4. On the other hand, filtering is linear conversion of which impulse response is the conversion base. Thus, as shown in Fig. 4, in Wavelets conversion, the conversion base length varies according to the frequency, and the higher the frequency of conversion base, it is shorter in base length.

[0028]

As in Fig. 3 and Fig. 4, it is clear that the frequency resolution is high with respect to low frequency signal, and the time resolution is high with respect to high frequency signal. Generally, a breakpoint of signal includes a high frequency, but in Wavelets conversion, it is possible to detect the time position of such a breakpoint.

[0029]

In Fig. 1 (b), the received signal is a noise-like signal with a lot of carriers added, but it is a modulated sine wave with respect to each carrier. With PSK or QAM used as a modulation system, each carrier has a breakpoint at a data symbol change point, and the data symbol change point becomes the block synchronization timing. Accordingly, inputting the received signal to Wavelets converter 22, the time at which the breakpoint is generated can be detected from the output, and thereby, it is possible to obtain the synchronization timing. Specifically, as shown in Fig. 5 (a), by adding every time the power of an optional one or more outputs out of the outputs  $X_0$ ,  $X_1$ ,  $X_2$ ,  $X_3$  of the orthogonal Wavelets converter, it is possible to obtain timing information from the point where the value exceeds the predetermined reference value.

[0030]

Also, since the time width (T) of 1 block is predetermined, the generation of breakpoint is periodical, and as shown in Fig. 5 (b), by adding every time the power of correlation value of each T-time delay signal of an optional one or more outputs out of the outputs  $X_0$ ,  $X_1$ ,  $X_2$ ,  $X_3$  of the orthogonal Wavelets converter, it is possible to obtain timing information from the point where the value exceeds the predetermined reference value.

[0031]

Further, in the case of received signal is complex number, timing information can be detected from one of the real number component and the imaginary number component through Wavelets conversion, and also, timing information can be obtained from complex number signal by using Wavelets conversion expanded to a complex number. The number of

divisions of orthogonal Wavelets converter is not limited to 4. Also, other Wavelets conversion such as non-orthogonal Wavelets conversion can be applied.

[0032]

The second exemplary embodiment of the present invention will be described in the following. Fig. 6 is a diagram showing the configuration of the transmitting side and receiving side in the exemplary embodiment.

[0033]

As shown in Fig. 6 (a), at the transmitting side, 1 block information data is converted to parallel data by serial/parallel converter 610, and each of the parallel data is modulated by modulator 611. Various systems are available as modulation systems such as BPSK, QPSK, QAM, and out of these, BPSK is used as an example. Next, for executing inverse orthogonal conversion of modulated signal, overlap converter 612 for orthogonal conversion having a base function over a plurality of blocks is employed. Overlap converter 612 has been developed for the purpose of reducing block distortion that is a problem arising in picture/voice encoding operation with use of discrete cosine transformer (DCT), which is available in various types. For example, the system mentioned in the document [Malvar, H.S., "Lapped Transform for Efficient Transform/Subband Coding", IEEE Trans. ASSP, Vol. 38, No.6, June 1990, pp, 969-978] can be employed. The configuration of the overlap inverse orthogonal converter 612 is shown in Fig. 7 (a). The processing here is executed according to formula (1) to (4) shown below, in which signal  $X_m(k)$  ( $k=0, \dots, M-1$ ) of block length  $M$  is converted to signal  $x_m(n)$  ( $n=0, \dots, M-1$ ) on time axis.

[0034]

$$y_m(n) = (\text{route}) \sum_{k=0}^{M-1} X_m(k) \sin[(n/M)(k+0.5)(n+0.5)] \quad (1)$$

$$x_m(n) = y_{m-1}(n+M/2)h(M-1-n) - y_m(M/2-1-n)h(n) \quad (2)$$

$$n=0, \dots, M/2-1$$

$$x_m(n) = y_{m-1}(3M/2-1-n)h(M-1-n) + y_m(n-M/2)h(n) \quad (3)$$

$$n=M/2, \dots, M-1$$

$$h(n) = \sin[(\pi/2M)(n+0.5)] \quad (4)$$

In formula (1) to (4), signal  $y_m(n)$  ( $n=0, \dots, M/2-1$ ) produced through discrete sine transformation of signal (block length  $M$ )  $X_m(k)$  ( $k=0, \dots, M-1$ ) of present block is synthesized with signal  $y_{m-1}(n)$  ( $n=M/2, \dots, M-1$ ) produced through discrete sine transformation of signal (block length  $M$ )  $X_{m-1}(k)$  ( $k=0, \dots, M-1$ ) of previous block, thereby producing signal  $x_m(n)$  ( $n=0, \dots, M-1$ ). Accordingly, the processing is executed over two blocks (block length  $2M$ ) of the present block and the previous block. In Fig. 7 (a),  $\uparrow M$  is up-sampling to  $M$ ,  $Z^{-M}$  is delay of 1-block length time, and  $Z^{-1}$  is delay of  $1/M$  time of 1 block length. In Fig. 6 (a), signal subjected to overlap inverse orthogonal transformation is converted to analog signal by D/A converter 613 the same as in the prior art, and after unnecessary frequency component is eliminated by filter 614, the signal is converted and amplified by amplifier 615 to radio frequency band and is transmitted from the antenna.

[0035]

As shown in Fig. 6 (b), at the receiving side, same as in the prior art, received radio signal is converted and amplified by amplifier 616 to a base band, and after unnecessary frequency component is eliminated by filter 617,

the signal is converted by A/D converter 618 to digital signal. And, the converted digital signal is inputted to overlap orthogonal converter 619. Here, as shown in Fig. 7 (b), signal  $x_m(n)$  ( $n=0, \dots, M-1$ ) on time axis of block length  $M$  is converted to signal  $X_m(k)$  ( $k=0, \dots, M-1$ ) through overlap orthogonal conversion, processing for transposition from the transmitting side.  $\downarrow M$  stands for down-sampling to  $1/M$ . The discrete sine transformation (DST) described above enables easy processing in accordance with high-speed algorithm. In Fig. 6 (b), after each signal is demodulated by demodulator 620, the data is reproduced by parallel/serial converter 621.

[0036]

Fig. 8 shows a signal transmitted in overlap processing in the present exemplary embodiment. In this exemplary embodiment, the break of each carrier wave between blocks is reduced, suppressing the spread of the band. In the exemplary embodiment described above, overlap processing is executed on two blocks, but the configuration is not limited to this, and it can be expanded to overlap processing of an optional block length with the length of base function increased, further reducing the break between blocks.

[0037]

Also, in the exemplary embodiment described above, BPSK is used as a modulation system, but the configuration is not limited to this. Various modulation systems such as QPSK and QAM can be used by expanding the overlap processing to a complex number. In this case, it is possible to expand the overlap processing to a complex number.

[0038]

The third exemplary embodiment of the present invention will be described in the following. Fig. 9 shows the configuration of the transmitting side and the receiving side related to the exemplary embodiment.

[0039]

As shown in Fig. 9 (a), at the transmitting side, the transmitting information is decomposed by information decomposer 910 into four stages in accordance with the importance level for example, producing four kinds of information series, and the information is modulated by modulator 11 based on PSK or QAM, thereby producing four kinds of modulated signal series  $X_0(k)$ ,  $X_1(k)$ ,  $X_2(k)$ ,  $X_3(k)$ . In this case, the bandwidths of respective signals are  $B_0$  [Hz],  $B_1$  [Hz],  $B_2$  [Hz],  $B_3$  [Hz]. And, it is supposed that the relations of octave intervals are  $B_1 = B_0$ ,  $B_2 = 2B_0$ ,  $B_3 = 4B_0$ , and that the signal includes more important information when it is narrower in bandwidth and lower in velocity. Four kinds of transmission signal series  $X_0(k)$ ,  $X_1(k)$ ,  $X_2(k)$ ,  $X_3(k)$  are inputted to orthogonal Wavelets inverse converter 912 having a non-constant bandwidth passing characteristic.

[0040]

Here, the configuration of 4-input orthogonal Wavelets inverse converter 912 is shown in Fig. 10. As shown in Fig. 10, in orthogonal Wavelets inverse converter 912, 0 is inserted between signal points of up-sampling circuits 1001, 1002 for the purpose of up-sampling by two times, followed by repeating the process of inputting into HPF1003 and LPF1004.

[0041]

Orthogonal Wavelets converter 919 is same in configuration as the



one shown in Fig. 2.

[0042]

Orthogonal Wavelets converter is directly connected to orthogonal Wavelets inverse converter, and with a signal inputted thereto, the original signal can be obtained as output.

[0043]

In Fig. 9, in case the four kinds of transmission signal series  $X_0(k)$ ,  $X_1(k)$ ,  $X_2(k)$ ,  $X_3(k)$  are input signals of orthogonal Wavelets inverse converter 912, then  $X_0(k)$ ,  $X_1(k)$ ,  $X_2(k)$ ,  $X_3(k)$  correspond to the signals of bandwidths  $B_0$ ,  $B_1$ ,  $B_2$ ,  $B_3$ , as shown in Fig. 3, and output signal  $x(n)$  becomes a multi-carrier signal with the signals synthesized.

[0044]

Same as in the prior art,  $x(n)$  is converted to analog signal by D/A converter 913, and after unnecessary information component is eliminated by filter 914, the signal is converted and amplified by amplifier 15 to a radio frequency band and outputted from the antenna.

[0045]

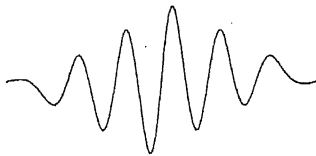
As shown in Fig. 9 (b), at the receiving side, same as in the prior art, the received radio signal is converted and amplified by amplifier 916 to a base band, after unnecessary frequency component is eliminated by filter 917, the signal is converted to digital signal by A/D converter 918. Subsequently, the signal is inputted to orthogonal Wavelets converter 919 and decomposed into four signals. Each signal is demodulated by each demodulator 920, producing information layered according to the level of importance, and information is reproduced by information assembling

means 921.

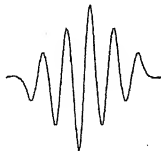
[0046]

In the present exemplary embodiment, the higher the importance level of signal, it is allocated to a carrier of narrower band, and it is possible to avoid the influence of receiving quality deterioration due to fading. Accordingly, it is possible to easily realize such layered signal transmission that according to the receiving conditions such as signal level, noise level, and generation of fading, for example, all information is reproduced when the receiving conditions are good, and at least information of high importance level is reproduced when the receiving conditions are bad. Also, in this exemplary embodiment, orthogonal conversion based on block processing as in the prior art is not used, and it brings about an advantage that block synchronization is not needed.

[Fig. 4]



(a) Low frequency base function



(b) High frequency base function

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-70330

(43) 公開日 平成8年(1996)3月12日

(51) Int. Cl. <sup>6</sup>	識別符号	庁内整理番号	F I	技術表示箇所
H 0 4 L 27/34				
27/18	Z	9297-5K		
		9297-5K	H 0 4 L 27/ 00	E

審査請求 未請求 請求項の数7 O L (全 13 頁)

(21) 出願番号 特願平6-202014

(22) 出願日 平成6年(1994)8月26日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 山崎 彰一郎

神奈川県川崎市幸区柳町70番地 株式会社

東芝柳町工場内

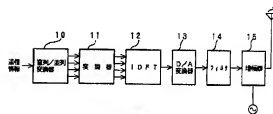
(74) 代理人 弁理士 須山 佐一

(54) 【発明の名称】 伝送方式

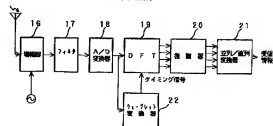
(57) 【要約】

【目的】 高精度なタイミング情報を得ることができる伝送方式の提供。

【構成】 ブロック処理による直交変換に基づいたマルチキャリア伝送における受信信号からのブロック同期のタイミング情報の抽出に、ウェーブレット変換器22を用いているので、高精度なタイミング情報を得ることができる。



(a) 送信機



(b) 受信機

【特許請求の範囲】

【請求項1】 送信装置と受信装置とを有し、

前記送信装置では、少なくとも送信信号を所定の長さのブロックに分割し送信ブロック信号を生成し、前記送信ブロック信号を逆直交変換器に入力し、送信変換信号を生成し、

前記受信装置では、少なくとも受信信号をウェーブレット変換器に入力し、前記受信信号を所定のタイミングで所定の長さのブロックに分割し受信ブロック信号を生成し、前記受信ブロック信号を直交変換器に入力し受信変換信号を生成し、前記所定のタイミングで前記ウェーブレット変換器から与えることを特徴とする伝送方式。

【請求項2】 ウェーブレット変換器の複数の出力信号のうちの、任意の1個以上の出力信号の時刻毎の合成から、所定のタイミングを得ることを特徴とする請求項1記載の伝送方式。

【請求項3】 ウェーブレット変換器の複数の出力信号のうちの、任意の1個以上の出力信号の所定の時間間隔の合成から、所定のタイミングを得ることを特徴とする請求項1記載の伝送方式。

【請求項4】 送信装置と受信装置とを有し、

前記送信装置では、少なくとも送信信号を所定の長さのブロックに分割し送信ブロック信号を生成し、前記送信ブロック信号を逆直交変換器により送信変換信号を生成し、

前記受信装置では、少なくとも受信信号を所定の長さのブロックに分割し受信ブロック信号を生成し、前記受信ブロック信号を直交変換器により受信変換信号を生成し、

前記逆直交変換器と前記直交変換器が任意の複数のブロックにまたがった基底関数を有することを特徴とする伝送方式。

【請求項5】 送信装置と受信装置とを有し、

前記送信装置では、少なくとも複数の送信信号を信号合成器に入力し、1個の送信信号に合成し、

前記受信装置では、少なくとも受信信号を信号分析器に入力し、複数の受信信号に分解し、

前記信号分析器は、1個の信号を帯域幅の異なる複数の信号に分割する機能を有し、

前記信号合成器は、帯域幅の異なる複数の信号を1個の信号に合成する機能を有することを特徴とする伝送方式。

【請求項6】 複数の送信信号は重要度に応じて階層化された信号であり、重要度が高いほど、信号合成器および前記信号分析器で帯域幅の狭い信号に対応させることを特徴とする請求項5記載の伝送方式。

【請求項7】 信号合成器にウェーブレット逆変換手段を用い、信号分析器にウェーブレット変換手段を用いることを特徴とする請求項5記載の伝送方式。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、マルチキャリアを用いた伝送方式に関する。

【0002】

【従来の技術】近年、デジタル伝送方式として、マルチキャリア伝送方式が注目されている。マルチキャリア伝送方式は、互いに直交する多数の搬送波（キャリア）で信号を伝送する方式で、1キャリア当たりの信号速度が遅く、帯域幅が狭くなるため、マルチパスなどに強いという特徴を有する。

【0003】マルチキャリア伝送方式に関する技術は、例えば文献「Bingham, J.A.C., "Multicarrier Modulation for Data Transmission: An Idea Whose Time Has Come", IEEE Comm. Mag., vol. 28, no. 5, pp. 5-14, May 1990」に記載されている。

【0004】図11はこの方式を実現する送信側と受信側の構成例である。

【0005】図11(a)に示すように送信側では、1ブロック（ブロック長M）の情報データが直列／並列変換器30で変換され、各データが各々変調器31で変調（例えば、PSK, QAM）され、逆離散フーリエ変換器（IDFT）32により送信信号ブロックが生成される。IDFT32は、周波数軸上の信号を、時間軸上の信号に変換するため、每周波数間隔に並んだM個のキャリアを合成した信号を生成する。送信信号ブロックは、D/A変換器33でアナログ信号に変換され、フィルタ34で不要な周波数成分が除去され、増幅器35で無線周波数帯に変換・増幅された後、アンテナより送出される。

【0006】図11(b)に示すように受信側では、受信無線信号が増幅器31でベースバンド帯域に変換・増幅され、不要な周波数成分がフィルタ37で除去された後、A/D変換器38でデジタル信号に変換される。さらに、この信号がブロック毎に離散フーリエ変換器（DFT）39により每周波数間隔に分解され、各信号が各々復調器40で復調される。そして、並列／直列変換器41により情報データに再生される。

【0007】送信信号は、多数のキャリアが加算された複素信号の信号であるが、各キャリアに関しては、変調された正弦波となる。

【0008】マルチキャリア伝送方式では、1ブロックのデータ数を増加する程、言い換えるとキャリア数を増加する程、各キャリア当たりの信号速度が遅くなり、各キャリア当たりの帯域幅が狭くなるため、フェージングなどによる歪を軽減することができ、複雑な構成の等化器が不要となる。

【0009】

【発明が解決しようとする課題】従来のマルチキャリア伝送方式では、ブロック処理でDFTなどの直交変換を行うため、ブロック同期を要するが、受信マルチキャリア

ア信号は雑音状の信号であり、この場合におけるブロック同期の手法が確立されていないという問題がある。

【0010】また、遅延散フリー変換はブロック処理であり、図12に示す送信信号の各キャリア信号の一例のように、各キャリア信号はブロック間で不連続な信号となり、帯域幅の拡大を生じるという問題がある。

【0011】さらに、従来のマルチキャリア伝送方式では、次のような問題がある。すなわち近年、デジタル伝送では、送信情報を重要度の高い情報と重要度の低い情報に階層化し、受信側が信号レベル、雑音レベル、フェージングの有無など受信条件に応じて、例えば受信条件が良い場合は全情報を再生し、また受信条件が悪い場合は少なくとも重要度の高い情報は再生できるようにする、という階層信号伝送が重要となっている。ところが、従来のマルチキャリア伝送方式では、キャリア数を増加させ、各キャリアの帯域幅を狭くする程、受信性能が改善されるが、各キャリアの帯域幅は図13に示すように均一である。従って、重要度の高い情報には帯域幅の狭いキャリアを割り当て、重要度の低い情報には帯域幅の広いキャリアを割り当てるといった効率的な伝送は不可能であった。また、従来のマルチキャリア伝送方式では、ブロック処理を行うため、ブロック同期を要する欠点があり、キャリア数が多い程、同期のための処理が多くなる。

【0012】本発明は、このような課題を解決するためになされたもので、高精度なタイミング情報を得ることができ伝送方式を提供することを目的とする。

【0013】また、本発明は、各搬送波信号のブロック間の不連続を軽減し、帯域幅の拡大を抑制することができ伝送方式を提供することを目的とする。

【0014】さらに、本発明は、重要度の高い情報には帯域幅の狭いキャリアを割り当て、重要度の低い情報には帯域幅の広いキャリアを割り当てることができ、効率的な信号伝送を実現できる伝送方式を提供することを目的とする。

【0015】また、本発明は、ブロック処理が不要で、ブロック同期すら不要となる伝送方式を提供することを目的とする。

【0016】

【課題を解決するための手段】かかる課題を解決するため、本発明の伝送方式は、送信装置と受信装置とを有し、前記送信装置では、少なくとも送信信号を所定の長さのブロックに分割し送信ブロック信号を生成し、前記送信ブロック信号を逆直交変換器に入力し、送信変換信号を生成し、前記受信装置では、少なくとも受信信号をウェーブレット変換器に入力し、前記受信信号を所定のタイミングで所定の長さのブロックに分割し受信ブロック信号を生成し、前記受信ブロック信号を直交変換器に入力し受信変換信号を生成し、前記所定のタイミングで前記ウェーブレット変換器から与えることを特徴とする。

る。かかる伝送方式において、前記ウェーブレット変換器の複数の出力信号のうちの、任意の1個以上の出力信号の時刻毎の合成から、前記所定のタイミングを得るようにしてもよいし、前記ウェーブレット変換器の複数の出力信号のうちの、任意の1個以上の出力信号の所定の時間間隔の合成から、前記所定のタイミングを得るようにしてもよい。

【0017】また、他の態様の伝送方式は、送信装置と受信装置とを有し、前記送信装置では、少なくとも送信信号を所定の長さのブロックに分割し送信ブロック信号を生成し、前記送信ブロック信号を逆直交変換器により送信変換信号を生成し、前記受信装置では、少なくとも受信信号を所定の長さのブロックに分割し受信ブロック信号を生成し、前記受信ブロック信号を直交変換器により受信変換信号を生成し、前記逆直交変換器と前記直交変換器が任意の複数のブロックにまたがった基底関数を有することを特徴とする。

【0018】さらに、他の態様の伝送方式は、送信装置と受信装置とを有し、前記送信装置では、少なくとも複数の送信信号を信号合成器に入力し、1個の送信信号に合成し、前記受信装置では、少なくとも受信信号を信号解析器に入力し、複数の受信信号に分解し、前記信号解析器は、1個の信号を帯域幅の異なる複数の信号に分割する機能を有し、前記信号合成器は、帯域幅の異なる複数の信号を1個の信号に合成する機能を有することを特徴とする。かかる伝送方式において、前記複数の送信信号は重要度に応じて階層化された信号であり、重要度が高いほど、前記信号合成器および前記信号解析器で帯域幅の狭い信号に対応させるようにしてもよいし、前記信号合成器にウェーブレット逆変換手段を用い、前記信号解析器にウェーブレット変換手段を用いるようにしてもよい。

【0019】

【作用】本発明では、ブロック処理による直交変換に基づいたマルチキャリア伝送における受信信号からのブロック同期のタイミング情報の抽出に、ウェーブレット変換を用いているので、高精度なタイミング情報を得ることができる。

【0020】また、直交変換と逆直交変換に、複数のブロックにまたがった基底関数をもった直交変換を用いることにより、各キャリア信号のブロック間の不連続が軽減され、帯域幅の拡大が抑制される。

【0021】さらに、非定帯域幅の通過特性を有するウェーブレット変換手段を用いることにより、重要度の高い情報には帯域幅の狭いキャリアを割り当て、重要度の低い情報には帯域幅の広いキャリアを割り当てることが可能となり、効率的な信号伝送が実現され、また、ブロック同期が不要となる。

【0022】

【実施例】以下、本発明の実施例を図面に基づき説明す

る。

【0023】図1は本発明の第1の実施例に係る送信側と受信側の構成を示す図である。

【0024】図1(a)に示すように送信側では、図1に示した従来技術と同様に、1ブロック(ブロック長M)の送信情報データが直列/並列変換器30により並列に変換され、各データが各々変調器11で変調(例えば、PSK、QAM)され、逆離散フーリエ変換器(1DFT)12により送信信号ブロックが生成される。1DFT12は、周波数軸上の信号を時間軸上の信号に変換するため、等周波数間隔に並んだM個のキャリアを合成した信号を生成する。送信信号ブロックは、D/A変換器13でアナログ信号に変換され、フィルタ14で不要な周波数成分が除去される。そして、増幅器15により無雑音周波数帯に変換・増幅された後、アンテナより送出される。

【0025】図1(b)に示すように受信側では、受信無雑音信号が増幅器16によりベースバンド帯域に変換・増幅され、不要な周波数成分がフィルタ17によって除去された後、A/D変換器18によりデジタル信号に変換される。さらに、このデジタル信号がブロック毎に離散フーリエ変換器(DFT)19により等周波数間隔に分解され、各信号が各々復調器20によって復調される。そして、並列/直列変換器21により受信情報データに再生される。

【0026】DFT19はブロック処理を行うためブロック化するためのタイミング信号が必要である。このため、A/D変換信号をウェーブレット変換器22に入力し、その出力からタイミング信号を得る。ウェーブレット変換は、信号処理や信号解析の分野で用いられており、例えば文献「O. Rioui and M. Vetterli: "Wavelets and Signal Processing", IEEE SP Magazine, pp. 14-38, Oct. 1991.」にその技術が記載されている。

【0027】このようなウェーブレット変換を行う4分割の直交ウェーブレット変換器22の構成を図2に示す。同図に示すように直交ウェーブレット変換器22では、入力信号xが高域通過フィルタ(HPF)201と低域通過フィルタ(LPF)202に入力され、2つの帯域に分割される。さらに、サンプリング回路203、204により1個おきに信号が間隔が1/2にダウンサンプリングされる。高域側の出力は、再びHPF205とLPF206に入力され、さらにサンプリング回路207、208により1/2にダウンサンプリングされる。その後、HPF209、LPF210、サンプリング回路211、212により上記と同じ処理が行われる。図2の例では、結果として、図3に示すように低域から高域に向け、1:1:2:4の比率のオクターブ間隔の帯域分割が実現される。ここで、図2に示す出力 $X_0$ 、 $X_1$ 、 $X_2$ 、 $X_3$ は、入力xからみると各々、1/8、1/4、1/2、1/2にダウンサンプリングされ

たフィルタリング操作であり、インパルス応答が1:2:4:4のフィルタを並列に並べた入力xを通過させた処理の結果とみなすことができる。一方、フィルタリングは、インパルス応答を変換基底とした線形変換である。以上より、図4に示すようにウェーブレット変換では周波数に応じて変換基底長が異なり、高周波の変換基底ほど基底長が短くなることがわかる。

【0028】図3及び図4から低周波数信号に対しては、周波数分解能が高く、高周波数信号に対しては時間分解能が高いことがわかる。一般に、信号の不連続点は高周波を含むが、ウェーブレット変換は、不連続点の時間位置を検出することが可能となる。

【0029】図1(b)において、受信信号は多数のキャリアが加算された雑音状の信号であるが、各キャリアに関しては変調された正弦波である。変調方式としてPSKやQAMなどを用いると、データシンボルの変化点で各キャリアは不連続点を有し、このデータシンボルの変化点が、ブロック同期のタイミングとなる。従って、受信信号をウェーブレット変換器22に入力すると、出力から不連続の生じた時刻を検出でき、これから、同期タイミングを得ることができる。具体的に、図5

(a)に示すように、直交ウェーブレット変換器の出力 $X_0$ 、 $X_1$ 、 $X_2$ 、 $X_3$ の内の任意の1個以上の出力のパワーを時刻毎に加算し、所定の基準値を越えた時点からタイミング情報を得ることができる。

【0030】また、1ブロックの時間幅(T)は所定であるため、不連続点の発生は周期的であるため、図5

(b)に示すように、直交ウェーブレット変換器の出力 $X_0$ 、 $X_1$ 、 $X_2$ 、 $X_3$ の内の任意の1個以上の出力の各々のT時間遅延信号の相関値のパワーを時刻毎に加算し、所定の基準値を越えた時点からタイミング情報を得ることができる。

【0031】さらに、受信信号が複素数の場合、実数成分が虚数成分のいずれか一方から、ウェーブレット変換によりタイミング情報を検出でき、また複素数に拡張したウェーブレット変換を用い、複素数データからタイミング情報を得ることもできる。なお、直交ウェーブレット変換器の分割数は4に限定されない。また、非直交ウェーブレット変換など、他のウェーブレット変換も適用できる。

【0032】次に、本発明の第2の実施例を説明する。図6はこの実施例に係る送信側と受信側の構成を示す図である。

【0033】図6(a)に示すように送信側では、1ブロックの情報データが直列/並列変換器610によって並列に変換され、各々の並列データが変調器611により変調される。変調方式には、BPSK、QPSK、QAMなど各種があるが、ここでは一例としてBPSKを用いる。次に、変調信号を逆直交変換するが、複数のブロックにまたがった基底関数をもたせた直交変換であるオ

オーバーラップ変換器 612 を用いる。オーバーラップ変換器 612 は、離散コサイン変換 (DCT) を用いた画像・音声符号化で問題となるブロック歪を軽減する目的で開発され、各種のものが有り、例えば文献「Malvar, H.S., "Lapped Transform for Efficient Transform/Subband Coding", IEEE Trans. ASSP, Vol. 38, No. 6, June 1990, pp. 969-978.」に記載された方式を用いることができ

$$y_k(n) = (\text{ルート})^{2/M} \sum_{k=0}^{M-1} X_k(k) \sin[(\pi/M)(k+0.5)(n+0.5)] \quad (1)$$

$$x_m(n) = y_{m-1}((n+M/2)h(M-1-n)) - y_m((M/2-1-n)h(n)) \quad (2)$$

$$x_m(n) = y_{m-1}((3M/2-1-n)h(M-1-n)) + y_m((n-M/2)h(n)) \quad (3)$$

$$n=M/2, \dots, M-1 \quad (4)$$

但し、 $h(n) = \sin[(\pi/2M)(n+0.5)]$

これら式 (1) ~ (4) では、現ブロックの信号 (ブロック長  $M$ )  $X_m(k)$  ( $k=0, \dots, M-1$ ) を離散サイン変換して生成した信号  $y_m(n)$  ( $n=0, \dots, M/2-1$ ) と前ブロックの信号 (ブロック長  $M$ )  $X_{m-1}(k)$  ( $k=0, \dots, M-1$ ) を離散サイン変換して生成した信号  $y_{m-1}(n)$  ( $n=M/2, \dots, M-1$ ) とを合成し、信号  $x_m(n)$  ( $n=0, \dots, M-1$ ) を生成している。従って、現ブロックと前ブロックの 2 ブロック (ブロック長  $2M$ ) にまたがった処理となっている。図 7 (a) において、 $\uparrow M$  は  $M$  倍へのアップサンプリング、 $Z^{-1}$  は 1 ブロック長時間の遅延、 $Z^{-1}$  は 1 ブロック長の  $1/M$  時間の遅延を表す。図 6 (a) において、オーバーラップ逆直交変換された信号は、従来技術と同様、D/A 変換器 613 によってアナログ信号に変換され、フィルタ 614 により不要な周波数成分が除去された後、増幅器 615 によって無線周波数帯に変換・増幅され、アンテナより送出される。

【0035】図 6 (b) に示すように受信側では、従来技術と同様、受信無線信号が増幅器 616 によりベースバンド帯域に変換・増幅され、フィルタ 617 によって不要な周波数成分が除去された後、A/D 変換器 618 によりデジタル信号に変換される。そして、変換されたデジタル信号がオーバーラップ直交変換器 619 に入力される。ここで、図 7 (b) に示すように、ブロック長  $M$  の時間軸上の信号  $x_m(n)$  ( $n=0, \dots, M-1$ ) を送信側と転置の処理のオーバーラップ直交変換により、信号  $X_m(k)$  ( $k=0, \dots, M-1$ ) に変換する。 $\downarrow M$  は  $1/M$  倍へのダウンサンプリングを表す。なお、上記の離散サイン変換 (DST) は高速アルゴリズムで容易に処理できる。図 6 (b) において、さらに各信号が復調器 620 によって復調された後、並列/直列変換器 621 によりデータが再生される。

【0036】図 8 にオーバーラップ処理を行った本実施例における送信信号を示す。本実施例では、ブロック間の搬送波の不連続が軽減され、帯域の広がりが増加される。なお、上述した実施例では、2 ブロックのオー

バーラップ処理であったが、これには限定されず、基底関数の長さが増大した任意のブロック長のオーバーラップ処理に拡張でき、ブロック間の不連続が一層軽減される。

【0034】

オーバーラップ処理であったが、これには限定されず、基底関数の長さが増大した任意のブロック長のオーバーラップ処理に拡張でき、ブロック間の不連続が一層軽減される。

【0037】また、上述の実施例では、変調方式として BPSK を用いたが、これには限定されず、オーバーラップ処理を複素数に拡張することにより、QPSK、QAM など各種の変調方式を用いることができる。この場合、オーバーラップ処理は複素数に拡張することが可能である。

【0038】次に、本発明の第 3 の実施例を説明する。図 9 はこの実施例に係る送信側と受信側の構成を示す図である。

【0039】図 9 (a) に示すように送信側では、送信情報が情報分解器 910 により重要度に応じて例えば 4 階層に分解され、4 種類の情報系列が生成され、各々 PPSK や QAM などの変調が変調器 911 によって施され、4 種類の変調信号系列  $X_0(k)$ ,  $X_1(k)$ ,  $X_2(k)$ ,  $X_3(k)$  が生成される。ここで、各々の信号の帯域幅を  $B_0$  [Hz],  $B_1$  [Hz],  $B_2$  [Hz],  $B_3$  [Hz] とする。そして、 $B_1 = B_0$ ,  $B_2 = 2B_0$ ,  $B_3 = 4B_0$  のオクターブ間隔の関係を仮定し、信号の帯域幅の狭く、低速になる程、重要情報を含む信号とする。4 種類の送信信号系列  $X_0(k)$ ,  $X_1(k)$ ,  $X_2(k)$ ,  $X_3(k)$  が、非一定帯域幅の通過特性を有する直交ウェーブレット逆変換器 912 に入力される。

【0040】ここで、4 入力の直交ウェーブレット逆変換器 912 の構成を図 10 に示す。図 10 に示すように、直交ウェーブレット逆変換器 912 では、アップサンプリング回路 1001、1002 の信号点間に 0 を挿入し 2 倍にアップサンプリングした後、HPF 1003 と LPF 1004 に入力するという処理を繰り返す。

【0041】なお、直交ウェーブレット逆変換器 919 は、図 2 に示したものと同様の構成である。

【0042】直交ウェーブレット変換器と直交ウェーブ



レット逆変換器を直結し、信号を入力すると、出力としての信号を得られる。

【0043】図9において、4種類の送信信号系列 $X_0(k)$ 、 $X_1(k)$ 、 $X_2(k)$ 、 $X_3(k)$ を直交ウェーブレット逆変換器912の入力信号とすると、 $X_0(k)$ 、 $X_1(k)$ 、 $X_2(k)$ 、 $X_3(k)$ は、図3に示したように各々帯域幅 $B_0$ 、 $B_1$ 、 $B_2$ 、 $B_3$ の信号に対応し、出力信号 $x(n)$ はそれらを合成したマルチキャリア信号となる。

【0044】 $x(n)$ は、従来技術と同様、D/A変換器913によりアナログ信号に変換され、フィルタ914によって不要な周波数成分が除去された後、増幅器15により無線周波数帯に変換・増幅され、アンテナより送出される。

【0045】図9(b)に示すように受信側では、従来技術と同様、受信無線信号が増幅器916によりベースバンド帯域に変換・増幅され、不要な周波数成分がフィルタ917によって除去された後、A/D変換器918によりデジタル信号に変換される。次に、この信号が直交ウェーブレット変換器919に入力されて4個の信号に分解され、各々復調器920によって復調され、重要度に応じて階層化された情報が生成され、情報組み立て器921により情報が再生される。

【0046】本実施例では、重要度の高い信号ほど、狭い帯域のキャリアに割り当てられるため、フェージングなどによる受信品質劣化の影響を回避できる。従って、信号レベル、雑音レベル、フェージングの有無など受信条件に応じて、例えば受信条件が良い場合は全情報を再生し、また受信条件が悪い場合は、少なくとも重要度の高い情報は再生できるようにする、という階層信号伝送が容易に実現される。また、本実施例は、従来技術のようなブロック処理による直交変換を使用していないため、ブロック同期が不要となるという利点もある。

【0047】なお、上述した実施例において、ウェーブレット変換、逆変換手段は、分割数4の直交ウェーブレット変換器、直交ウェーブレット逆変換器に限定されず各種のウェーブレット変換、逆変換手段を用いることができる。また、信号が複素数の場合は、ウェーブレット変換、逆変換を複素数対応に拡張することもできる。さらに、帯域幅の広いキャリアに割り当てられた信号ほど、強力な誤り訂正符号化を施し、伝送特性を改善することも可能である。

【0048】

【発明の効果】以上説明したように、本発明によれば、ブロック処理による直交変換に基づいたマルチキャリア

伝送における受信信号からのブロック同期のタイミング情報の抽出にウェーブレット変換を用いることにより、高精度なタイミング情報を得ることが実現される。

【0049】また、直交変換と逆直交変換に複数のブロックにまたがった基底関数をもたせた直交変換を用いることにより、各搬送波信号のブロック間の不連続が軽減され、帯域幅の拡大が抑制される。

【0050】さらに、非一定帯域幅の通過特性を有するウェーブレット変換手段を用いることにより、重要度の高い情報には帯域幅の狭いキャリアを割り当て、重要度の低い情報には帯域幅の広いキャリアを割り当てることで可能となり、効率的な信号伝送が実現され、また、この場合、ブロック処理を行わないため、ブロック同期が不要となる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の構成を示す図である。

【図2】本発明の第1の実施例で用いる直交ウェーブレット変換器を示す図である。

【図3】直交ウェーブレットの帯域分割特性を示す図である。

【図4】直交ウェーブレット変換の変換基底を示す図である。

【図5】本発明の第1の実施例で用いるタイミング抽出回路の具体的な構成である。

【図6】本発明の第2の実施例の構成を示す図である。

【図7】本発明の第2の実施例で用いるオーバーラップ変換器を示す図である。

【図8】本発明の第2の実施例の送信信号を示す図である。

【図9】本発明の第3の実施例の構成を示す図である。

【図10】本発明の第3の実施例で用いる直交ウェーブレット逆変換器を示す図である。

【図11】従来技術のマルチキャリア伝送方式を示す図である。

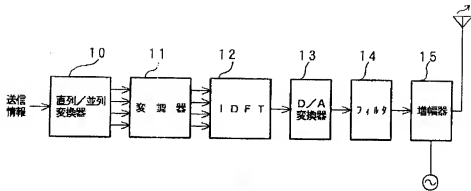
【図12】従来技術の送信信号を示す図である。

【図13】従来技術の帯域分割特性を示す図である。

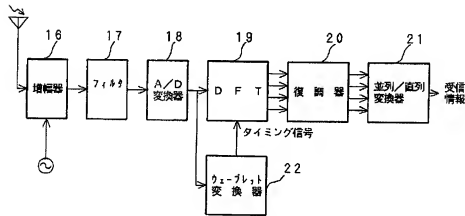
【符号の説明】

10…直列/並列変換器、11…変調器、12…直交ウェーブレット逆変換器、13…D/A変換器、14…フィルタ、15…増幅器、16…増幅器、17…フィルタ、18…A/D変換器、19…直交ウェーブレット変換器、20…復調器、21…並列/直列変換器、22…ウェーブレット変換器。

【図1】

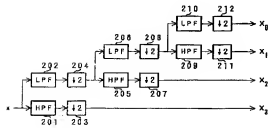


(a) 送信側

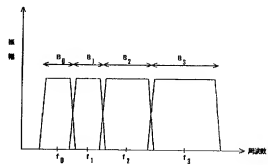


(b) 受信側

【図2】



【図3】



【図 4】

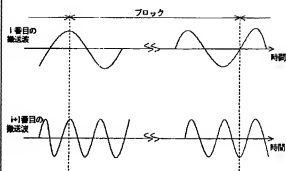


(a) 低周波の基底関数

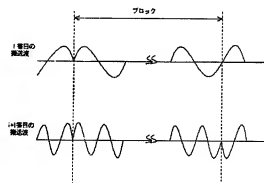


(b) 高周波の基底関数

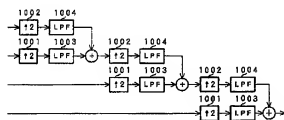
【図 8】



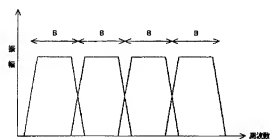
【図 12】



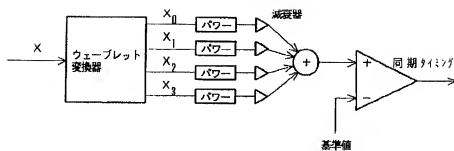
【図 10】



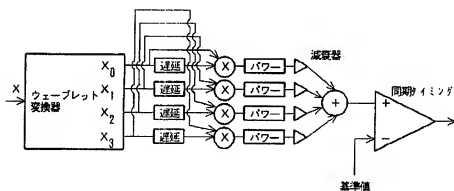
【図 13】



【図5】

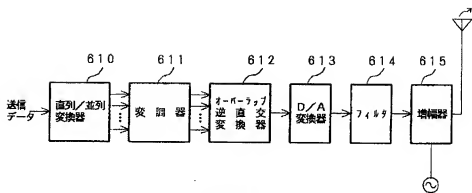


(a) 第1の同期タイミング抽出法

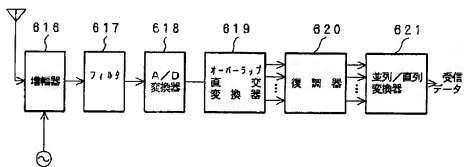


(b) 第2の同期タイミング抽出法

【図6】

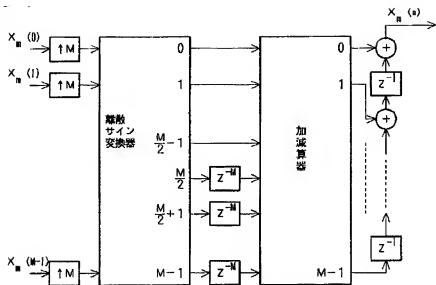


(a) 送信側

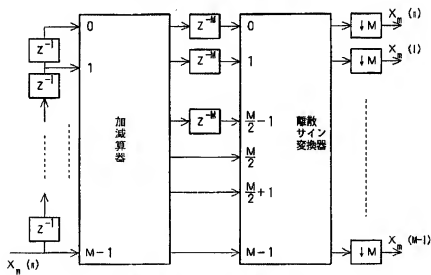


(b) 受信側

【図 7】

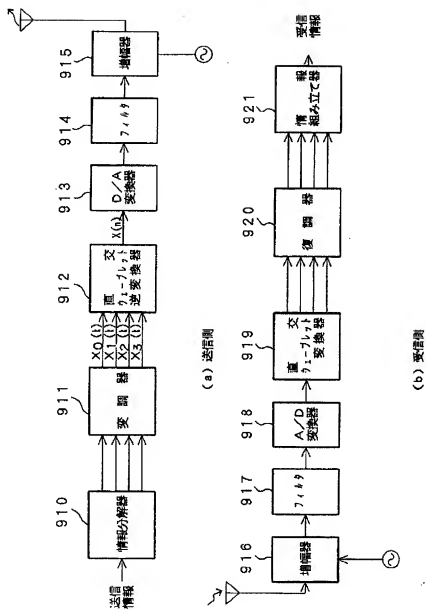


(a) 送信側のオーバーラップ逆直交変換

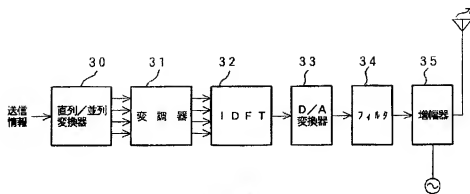


(b) 受信側のオーバーラップ直交変換

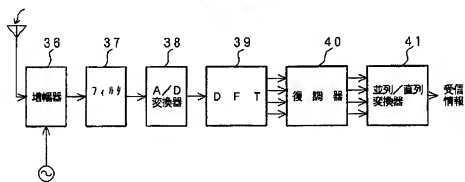
【図9】



【图11】



(a) 送信側



(b) 受信側